

利用動態充電控制的超高速自適應偏壓無外部電容低壓降線性穩壓器

An Ultrafast Adaptively Biased Capacitorless LDO With Dynamic Charging Control

指導教授：黃崇勛 教授

專題生：張倚夢

摘要

隨著現代社會攜帶式電子設備的普及，低功耗且高效的電源管理成為電路設計的重要考量之一，也因此低壓降的線性穩壓成為現今熱門的設計。

本專題在TSMC 90nm製程下進行，參考2012年發表於IEEE上的低壓降線性穩壓器的電路設計，透過共閘極誤差放大器，改善尾電流對傳統誤差放大器的限制，並利用電流鏡在重載複製大電流提升頻寬，以及電容耦合感測負載端變化，降低overshoot及undershoot。

電路架構

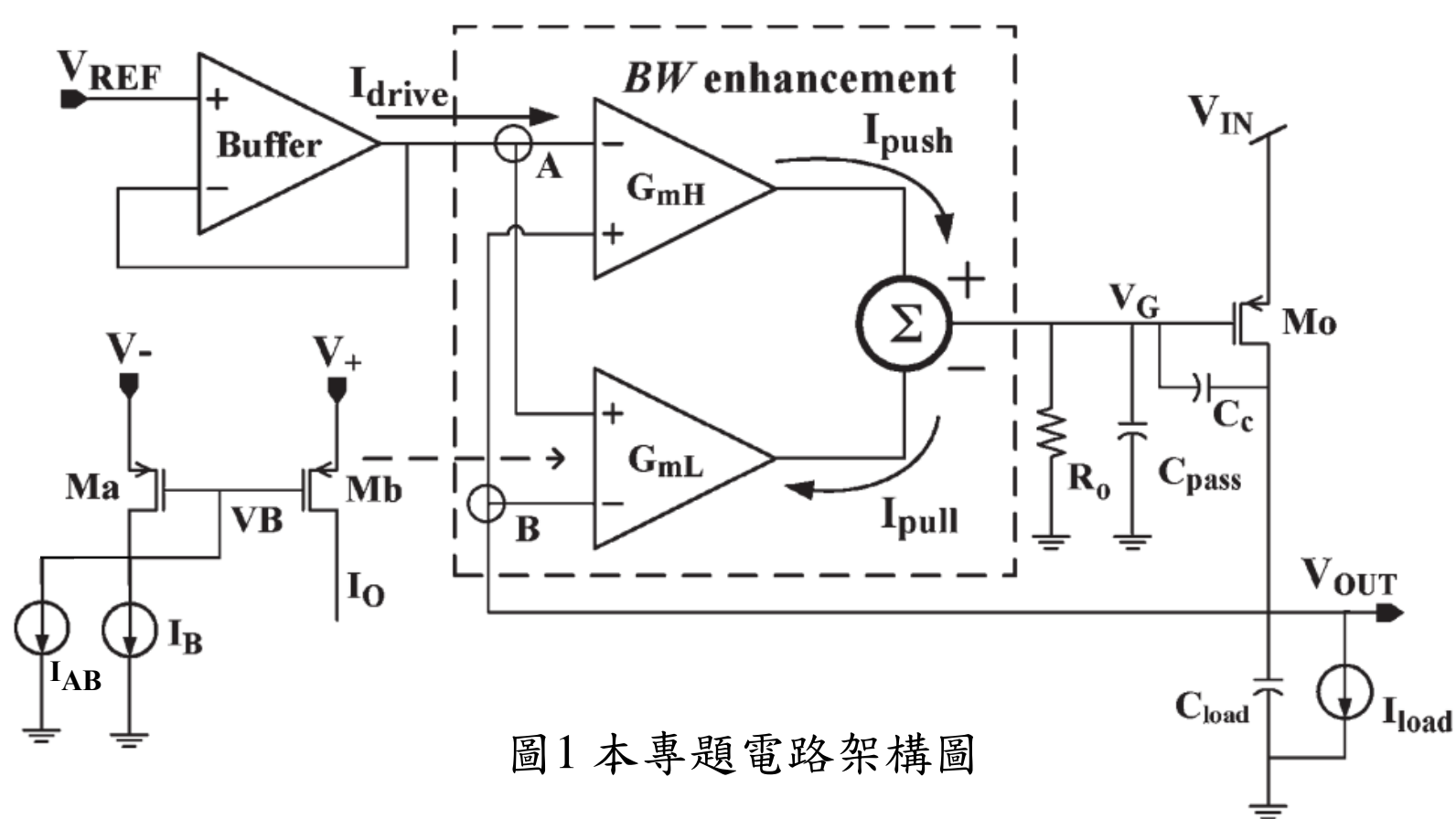


圖1 本專題電路架構圖

本專題使用[1]架構，透過推挽電路(push-pull circuit)、自適應偏壓(adaptively-biased)、電容耦合 (capacitor-coupling) 以改進一般傳統的內部補償穩壓器，並結合具有啟動電路的 constant-gm circuit作為穩定電流供應。

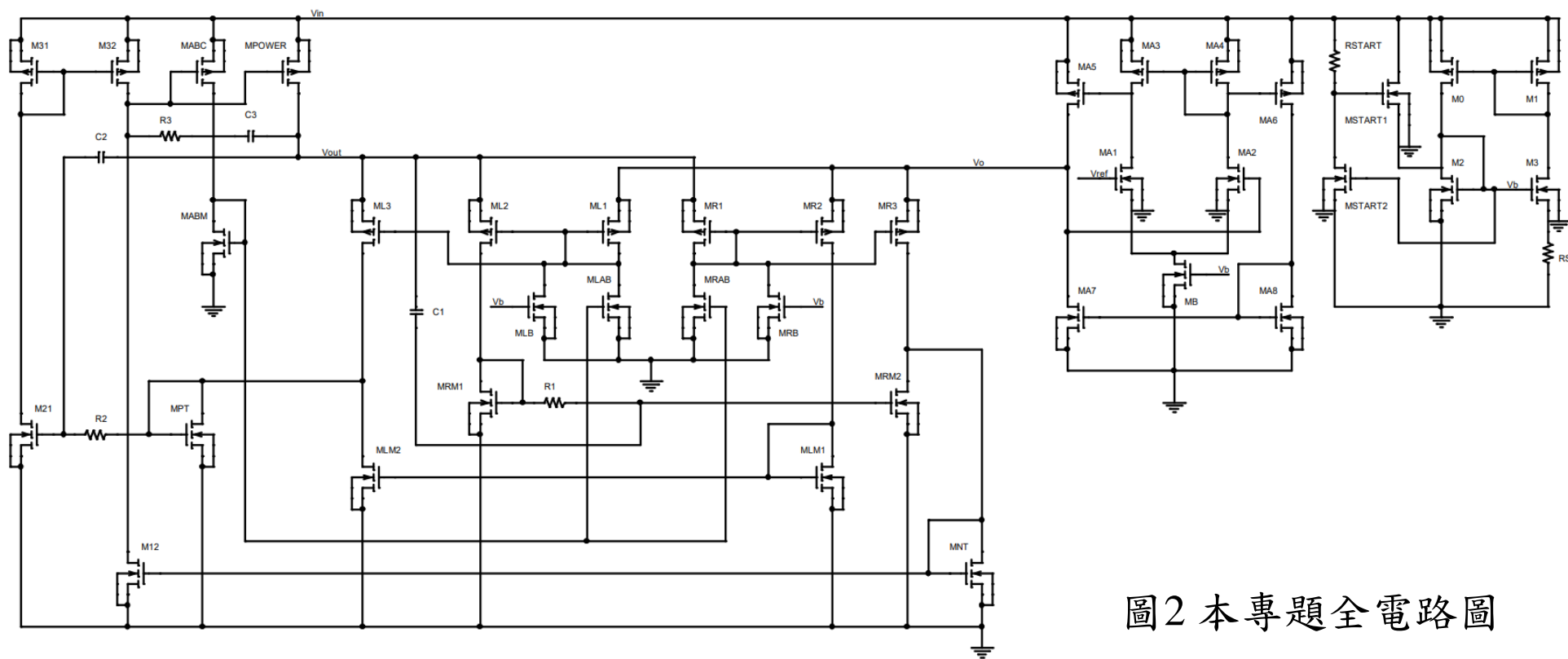


圖2 本專題全電路圖

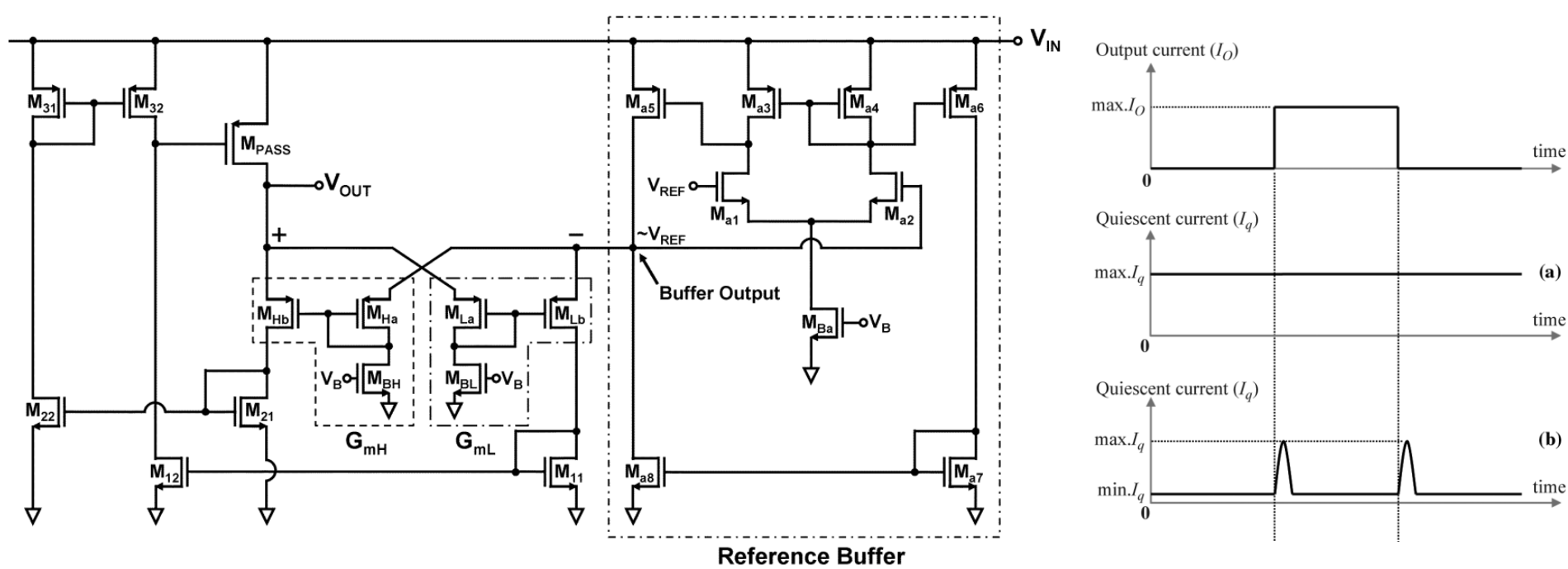


圖3 [2]採用共閘極誤差放大器之穩壓器電路圖

上為負載電流中為傳統之靜態電流
下為[2]之靜態電流

傳統誤差放大器為了提升迴轉率(Slew Rate)，尾電流需要增加，但尾電流的上升會導致靜態電流變大，增加功耗，且會提升gain-bandwidth造成穩定度下降。

圖3以共閘極作為誤差放大器的架構則無尾電流限制，緩衝放大器內部的尾電流不在考量內，因參考電壓不會劇烈變動，無高迴轉率需求，且透過此種緩衝放大器的輸出可變動特性暫時抽電流使其在第一級輸出時透過電流加總能快速達到需求的電壓，後續回到初始狀態，如圖4。故此電路可以創造出較傳統內部補償穩壓器更低的靜態電流及功耗。

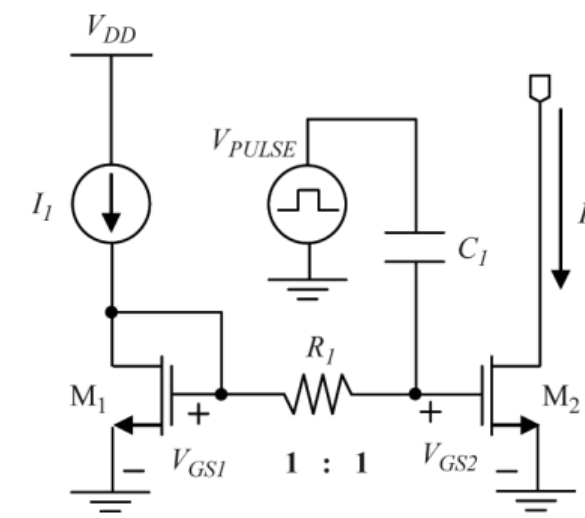


圖5 [3]電容耦合電路圖

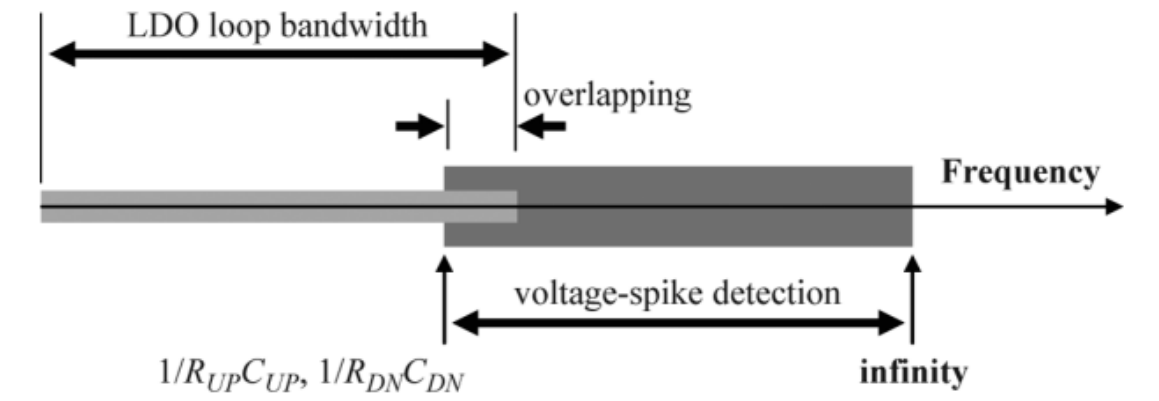


圖6 延長頻寬示意圖

電容一端接在輸出電壓，當輸出電壓改變時，利用電容的特性立刻感知電壓變化並提供電流，降低overshoot及undershoot。且電阻越大越能製造出類似斷路的性質，故透過大電阻阻隔另一端電晶體偏壓不受影響。

電容耦合同時也將提供極零點，透過放置在頻寬內來延長頻寬，提升暫態響應。

實作結果

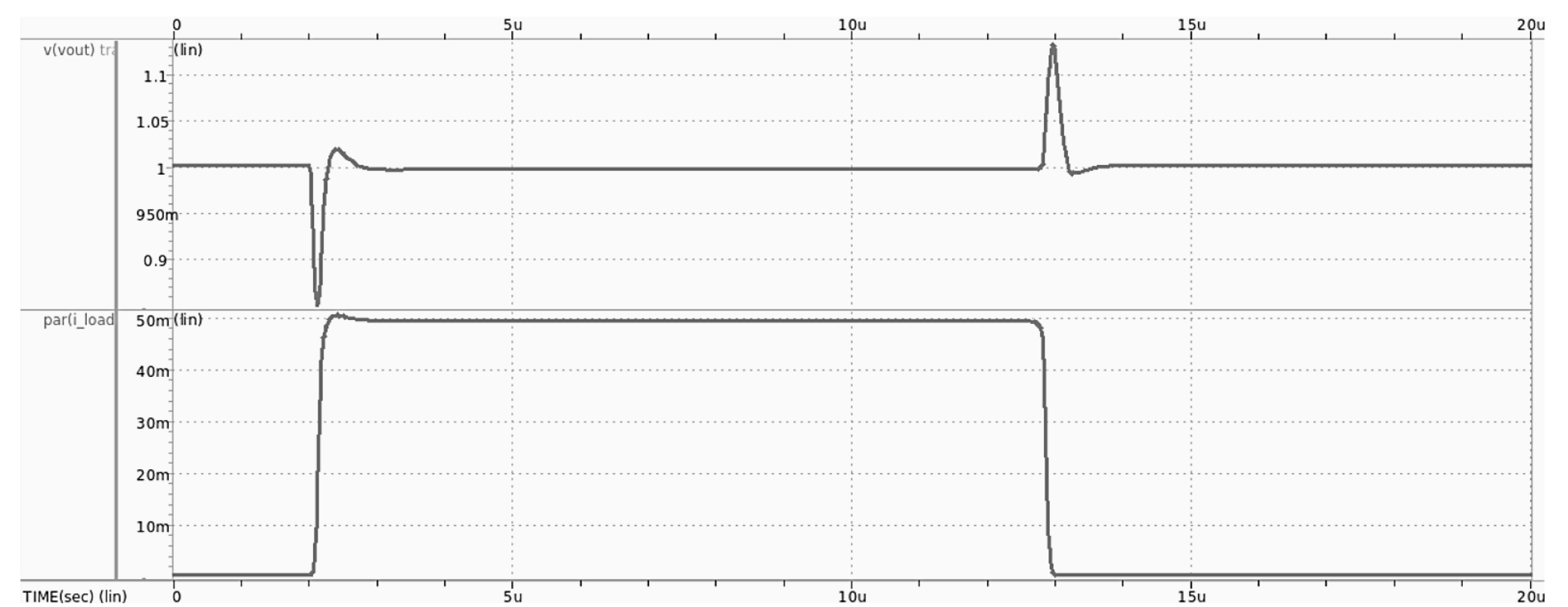


圖7 本專題之暫態響應 ($V_{IN} = 1.2V$, $I_{loadmax} = 50mA$, $I_{loadmin} = 300\mu A$, $C_{load} = 100pF$)

本專題模擬環境為溫度分別在攝氏-40, 50, 85度，以及corner為tt, ff, ss, fs, sf，負載電流大小為300uA至50mA，已完成pre-sim及Monte Carlo分析。

本專題在負載電流為100uA時具有較差的負載調節率，故僅做到負載電流為300uA的情況，未來將繼續研究，並期望能降低負載調節率並在100uA時可行。

規格與功能	[1]	This work
Technology	350nm	90nm
Input voltage (V)	2.5-4	1.2
Dropout voltage (mV)	150	200
Quiescent current (μA)	7 (no load)	20
Minimum Output current (mA)	1	0.3
C_{load} (pF)	100	100
Load regulation (mV/mA)	0.08	0.04

參考文獻

- [1] X. Ming, Q. Li, Z. -k. Zhou and B. Zhang, "An Ultrafast Adaptively Biased Capacitorless LDO With Dynamic Charging Control," in IEEE Transactions on Circuits and Systems II: Express Briefs, vol. 59, no. 1, pp. 40-44, Jan. 2012
- [2] T. Y. Man, P. K. T. Mok, and M. Chan, "A high slew-rate push-pull output amplifier for low-quiescent current low-dropout regulators with transient response improvement," IEEE Trans. Circuits Syst. II, Exp. Briefs, vol. 54, no. 9, pp. 755-759, Sep. 2007.
- [3] P. Y. Or and K. N. Leung, "An output-capacitorless low-dropout regulator with direct voltage-spike detection," IEEE J. Solid-State Circuits, vol. 45, no. 2, pp. 458-466, Feb. 2010.